

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 2001118693
PUBLICATION DATE : 27-04-01

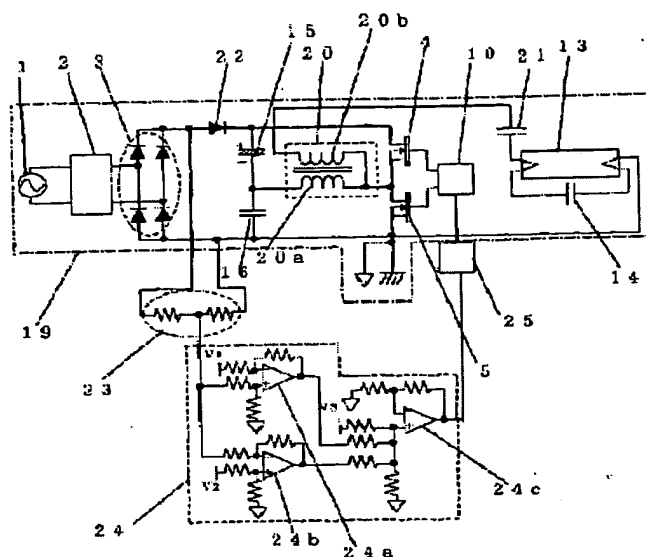
APPLICATION DATE : 18-10-99
APPLICATION NUMBER : 11295095

APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : EGUCHI KENTARO;

INT.CL. : H05B 41/24

TITLE : LIGHTING APPARATUS OF DISCHARGE LAMP



19	高圧部	23	分圧回路
20	トランス	24	変調信号生成回路
20a	1次コイル	24a	オペアンプ
20b	2次コイル	24b	オペアンプ
21	直流カット用コンデンサ	24c	オペアンプ
22	整流素子	25	VCO回路

ABSTRACT : PROBLEM TO BE SOLVED: To provide a lighting apparatus of discharge lamp which reduces higher harmonics of power source at low cost.

SOLUTION: The lighting apparatus is constructed by rectifying circuit which full-wave rectifies the alternating current of commercial power source, and a means of first and second switchings which are serially connected with each other and convert the voltage of alternating current from rectifying circuit to high frequency voltage by mutual on-off action, and driver which drives the means of switching, and the discharge lamp, and first capacitor which is serially connected to above discharge lamp, and serial circuit of second and third capacitors which is connected in parallel to serial circuit of the means of first and second switchings, and transformer which is constructed by two windings, of which one end and magnetic circuit are owned in common, and the common end of winding is connected to the connecting point of the means of first and second switchings, and a means of control which make the driving frequency of above means of first and second switchings alter synchronously with the voltage of alternating current.

COPYRIGHT: (C)2001,JPO

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-118693
(P2001-118693A)

(43) 公開日 平成13年4月27日 (2001.4.27)

(51) Int.Cl.⁷
H 0 5 B 41/24

識別記号

F I
H 0 5 B 41/24

テーマコード(参考)
L 3 K 0 7 2

審査請求 未請求 請求項の数7 O L (全13頁)

(21) 出願番号 特願平11-295095
(22) 出願日 平成11年10月18日 (1999.10.18)

(71) 出願人 000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号
(72) 発明者 濱口 岳久
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
(72) 発明者 永井 敏
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
(74) 代理人 100102439
弁理士 宮田 金雄 (外2名)

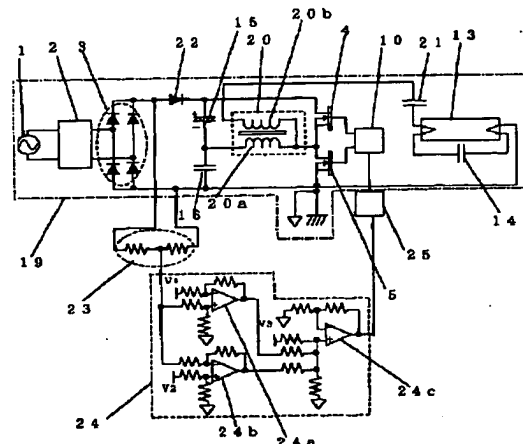
最終頁に続く

(54) 【発明の名称】 放電灯点灯装置

(57) 【要約】

【目的】 電源高調波を安価な方法で低減する放電灯点灯装置を提供する。

【構成】 商用電源からの交流電圧を全波整流する整流回路と、互いに直列接続され交互にON・OFFし整流回路からの直流電圧を高周波電圧に変換する第1および第2のスイッチング手段と、当該スイッチング手段を駆動するドライバと、放電灯と、当該放電灯に直列接続された第1のコンデンサと、前記第1および第2のスイッチング手段の直列回路に並列接続される第2および第3のコンデンサの直列回路と、一端と磁気回路を共有する2つの巻線から構成され、巻線の共用端は前記第1および第2のスイッチング手段の接続点に接続され、第1の他端は放電灯に直列接続され、第2の他端は前記第2および第3のコンデンサ直列回路の接続点に接続されたトランスと、前記第1および第2のスイッチング手段の駆動周波数を前記交流電圧に同期して変化させる制御手段を設けるようにする。



19 高圧部	23 分圧回路
20 トランス	24 変調信号生成回路
20a 1次コイル	24a オペアンプ
20b 2次コイル	24b オペアンプ
21 直流カット用コンデンサ	24c オペアンプ
22 整流素子	25 VCO回路

【特許請求の範囲】

【請求項 1】商用電源からの交流電圧を全波整流する整流回路と、互いに直列接続され交互に ON・OFF し整流回路からの直流電圧を高周波電圧に変換する第 1 および第 2 のスイッチング手段と、当該スイッチング手段を駆動するドライバと、放電灯と、当該放電灯に直列接続された第 1 のコンデンサと、前記第 1 および第 2 のスイッチング手段の直列回路に並列接続される第 2 および第 3 のコンデンサの直列回路と、一端と磁気回路を共有する 2 つの巻線から構成され、巻線の共用端は前記第 1 および第 2 のスイッチング手段の接続点に接続され、第 1 の他端は放電灯に直列接続され、第 2 の他端は前記第 2 および第 3 のコンデンサ直列回路の接続点に接続されたトランスと、前記第 1 および第 2 のスイッチング手段の駆動周波数を前記交流電圧に同期して変化させる制御手段を備えたことを特徴とする放電灯点灯装置。

【請求項 2】前記整流回路による出力のピークまたはゼロ点付近の期間において相対的に高い周波数、それ以外の期間では相対的に低い周波数で、前記第 1 および第 2 のスイッチング手段を駆動する制御手段を備えたことを特徴とする請求項 1 記載の放電灯点灯装置。

【請求項 3】前記整流回路による出力に直流電圧との加減算、弁別、増幅などの演算処理を施すことによって前記整流回路の出力のピークまたはゼロ点付近で同期し、同期した時のみ電圧が変化する電圧信号を形成する回路と、当該電圧信号を入力信号とし、入力信号の変化量の増加・減少に対応して周波数を単調に増加・減少させる周波数出力を有する変換回路とから前記制御手段を構成したことを特徴とする請求項 1 または 2 記載の放電灯点灯装置。

【請求項 4】前記第 1 または第 2 のスイッチング手段の負荷電流を検出し、これを前記制御手段に帰還させる帰還回路を備え、この帰還回路による帰還信号に前記整流回路の出力のピークまたはゼロ点付近で同期した同期信号を重畳させるようにしたことを特徴とする請求項 1 または 2 記載の放電灯点灯装置。

【請求項 5】前記第 1 または第 2 のスイッチング手段の負荷電流を検出し、前記制御手段に帰還させる帰還回路を備え、当該帰還回路の目標値を前記整流回路の出力のピークまたはゼロ点付近で同期した同期信号としたことを特徴とする請求項 1 または 2 記載の放電灯点灯装置。

【請求項 6】前記同期信号を、前記整流回路による出力に直流電圧との加減算、弁別、増幅などの演算処理を施し、同期した時のみ電圧が変化するよう形成し、当該同期信号を前記帰還信号に重畳させた信号を、入力信号の変化量の増加・減少に対応して周波数を単調に増加・減少させる周波数出力を有する変換回路に入力し、当該変換回路の出力信号を前記ドライバの入力信号としたことを特徴とする請求項 4 記載の放電灯点灯装置。

【請求項 7】前記同期信号を、前記整流回路による出力

に直流電圧との加減算、弁別、増幅などの演算処理を施して同期した時のみ電圧が変化するよう形成し、当該同期信号を目標値にした前記帰還回路の帰還信号を、入力信号の変化量の増加・減少に対応して周波数を単調に増加・減少させる周波数出力を有する変換回路に入力し、当該変換回路の出力信号を前記ドライバの入力信号としたことを特徴とする請求項 5 記載の放電灯点灯装置。

【発明の詳細な説明】

【0001】

10 【発明の属する技術分野】この発明は、商用交流電源を直流電圧に変換し、この直流電圧をスイッチング手段の ON・OFF によりスイッチングして放電灯に高周波電力を供給する放電灯点灯装置に関し、特に入力電圧歪、即ち、電源高調波を低減する放電灯点灯装置に関する。

【0002】

【従来の技術】図 13 は、特開平 2-75200 号公報に示された従来の放電灯点灯装置の回路図である。図において、商用電源 1 からノイズフィルタ 2 を介して整流回路 3 で整流して得られた直流電圧を、直列接続した第 1 および第 2 のスイッチング手段 4、5 に印加するようにしている。スイッチング手段 4、5 はそれぞれトランジスタ 6、7 及び回生ダイオード 8、9 からなり、ダイオード 8、9 はトランジスタ 6、7 に対し逆並列に接続されている。スイッチング手段 4、5 は直流電圧を高周波の交流電圧に変換するものである。トランジスタ 6、7 にはドライバ 10 が接続され、トランジスタ 6、7 を交互に ON・OFF するように駆動する。スイッチング手段 4、5 の接続点から負荷回路 11 が接続されている。この負荷回路 11 はコイル 12 に放電灯（以下、ランプ 13 と呼称する）が直列接続され、ランプ 13 にコンデンサ 14 が並列接続された構成となっている。コンデンサ 14 はランプ 13 の電極を予熱するために、またコイル 12 はランプ 13 に流れる電流を制限するために設けたものである。負荷回路 11 の他端はコンデンサ 15、16 の直列回路の接続点に接続されている。コンデンサ 16 には並列にダイオード 17 が接続され、コンデンサ 15、16 の直列回路の両端はスイッチング手段 4、5 の直列回路と同じく整流回路 3 に接続されている。コンデンサ 15 はコンデンサ 16 に比べ相対的に大容量にすることで商用電源 1 からの交流電圧を平滑にするよう動作する。また、コンデンサ 16 はスイッチング手段 4、5 のスイッチング周波数に同期して完全な充放電を行えるように選定されている。

【0003】図 13 を用いて従来回路の動作について説明する。まず、トランジスタ 6 が ON し、その ON 期間に整流回路 3 からの出力によりトランジスタ 6 を介してコイル 12 及びランプ 13 に電流を流すと同時に、コンデンサ 15 を充電する。次に、トランジスタ 6 が OFF し、トランジスタ 7 が ON になると、コンデンサ 15 の充電電荷はランプ 13、コイル 12、トランジスタ 7 を

介して放電される。その後、トランジスタ 7 が OFF となり、再びトランジスタ 6 が ON となると、コイル 12 に蓄えられたエネルギーがコンデンサ 16 を充電する。

【0004】従ってコイル 12 とコンデンサ 16 は電圧共振回路を形成する。このことにより、コンデンサ 16 とコンデンサ 15 の電位が整流回路 3 の出力電圧より下回っても、商用電源 1 の全位相にわたって電流は流れ続けようとする。その結果、得られる入力電流及びランプ電流波形はそれぞれ図 14 (a) および (b) に示す通りである。

【0005】

【発明が解決しようとする課題】しかしながら、従来例においては、ランプ 13 の放電抵抗によりコイル 12 とコンデンサ 16 からなる共振回路をダンピングし、その結果共振電圧を高めることができないため、全体的に正弦波に近い入力電流波形を得ることはできず、特に商用電源 1 のゼロ電圧位相付近では電流を流すことができなくなり、高調波低減性能が良好ではないという問題があった。さらに、この入力電流波形の歪に伴い、ランプ電流波形もリップルが大きくなり、発光効率が低くなるという問題も有していた。

【0006】そこで、本発明においては、簡単な方法で入力電流歪、即ち、電源高調波を低減し、ランプ電流波形のリップルを抑えた放電灯点灯装置の提供を目的とする。

【0007】

【課題を解決するための手段】この発明の請求項 1 に係わる放電灯点灯装置は、商用電源からの交流電圧を全波整流する整流回路と、互いに直列接続され交互に ON・OFF し整流回路からの直流電圧を高周波電圧に変換する第 1 および第 2 のスイッチング手段と、スイッチング手段を駆動するドライバと、放電灯と、放電灯に直列接続された第 1 のコンデンサと、第 1 および第 2 のスイッチング手段の直列回路と並列接続される第 2 および第 3 のコンデンサの直列回路と、一端と磁気回路を共有する 2 つの巻線から構成され、巻線の共用端は第 1 および第 2 のスイッチング手段の接続点に接続され、第 1 の他端は放電灯に直列接続され、第 2 の他端は前記第 2 および第 3 のコンデンサ直列回路の接続点に接続されたトランスと、第 1 および第 2 のスイッチング手段の駆動周波数を前記交流電圧に同期して変化させる制御手段を設けたものである。

【0008】この発明の請求項 2 に係わる放電灯点灯装置は、請求項 1 記載の発明において、整流回路による出力のピークまたはゼロ点付近の期間において相対的に高い周波数、それ以外の期間では相対的に低い周波数で、第 1 および第 2 のスイッチング手段を駆動する制御手段を設けるようにしたものである。

【0009】この発明の請求項 3 に係わる放電灯点灯装置は、請求項 1 もしくは 2 記載の発明において、整流回

路による出力に対し、直流電圧との加減算、弁別、増幅などの演算処理を施すことによって整流回路の出力のピーク、ゼロ点付近で同期し、同期した時のみ電圧が変化する電圧信号を形成する回路と、当該電圧信号を入力信号とし、入力信号の変化量の増加・減少に対応して周波数を単調に増加・減少させる周波数出力を有す変換回路とから前記制御手段を構成したものである。

【0010】この発明の請求項 4 に係わる放電灯点灯装置は、請求項 1 記載の発明において、第 1 または第 2 のスイッチング手段の負荷電流を検出し、これを制御手段に帰還させる帰還回路を備え、この帰還回路による帰還信号に整流回路の出力のピークまたはゼロ点付近で同期した同期信号を重畳させるようにしたものである。

【0011】この発明の請求項 5 に係わる放電灯点灯装置は、請求項 1 記載の発明において、第 1 または第 2 のスイッチング手段の負荷電流を検出し、これを制御手段に帰還させる帰還回路を備え、この帰還回路の目標値を整流回路の出力のピークまたはゼロ点付近で同期した同期信号にしたものである。

【0012】この発明の請求項 7 に係わる放電灯点灯装置は、請求項 4 記載の発明において、同期信号を、整流回路による出力に直流電圧との加減算、弁別、増幅などの演算処理を施し、同期した時のみ電圧が変化するよう形成し、同期信号を帰還信号に重畳させた信号を、入力信号の変化量の増加・減少に対応して周波数を単調に増加・減少させる周波数出力を有す変換回路に入力し、変換回路の出力信号をドライバの入力信号としたものである。

【0013】この発明の請求項 8 に係わる放電灯点灯装置は、請求項 5、6 記載の発明において、同期信号を、整流回路による出力に直流電圧との加減算、弁別、増幅などの演算処理を施して同期した時のみ電圧が変化するよう形成し、同期信号を目標値にした帰還回路の帰還信号を、入力信号の変化量の増加・減少に対応して周波数を単調に増加・減少させる周波数出力を有す変換回路に入力し、変換回路の出力信号をドライバの入力信号としたものである。

【0014】

【発明の実施の形態】実施の形態 1

図 1 は本発明の実施の形態 1 に係わる放電灯点灯装置の回路図を示したもので、高電圧生成に係わる回路（以下、高圧部 19 と呼称する）と、それ以外の回路に分けることができる。従来例と同一または同一相当部分は同じ符号を付して説明を省き、相違する構成について説明する。

【0015】まず高圧部 19 を説明する。図において 20 は電気的および磁的に結合した 1 次コイル 20a と 2 次コイル 20b から構成されたトランス、21 はトランス 20 の 2 次コイル 20b と直列に接続された直流カ

ット用コンデンサ、22 は整流回路 3 の出力に接続され

た高速の整流素子である。トランス20において1次コイル20aは、一端がスイッチング手段4および5の出力点に接続され、他端が第1のコンデンサ15および第2のコンデンサ16との接続点に接続されている。2次コイル20bは、一端が直流カット用コンデンサ21を介してランプ13に接続され、他端が第1および第2のスイッチング手段4、5の出力点に接続されている。整流素子22の出力を平滑にするために、第1のコンデンサ15の容量は第2のコンデンサ16の容量に比べて相対的に大きく選ばれる。また、第1および第2のスイッチング手段4、5の駆動周波数に同期して完全な充放電が行えるように第2のコンデンサ16は選ばれる。

【0016】また、高圧部19以外の回路には、整流回路3の出力に接続された分圧回路23と、分圧回路23の出力波形を整形する変調信号生成回路24と、変調信号生成回路24の出力をもとにドライバ10を駆動するVCO回路25がある。変調信号生成回路24は三つのオペアンプ24a、24b、24cから構成されている。またVCO回路25は入力された電圧を周波数の出力に変換するもので、入力電圧の増加・減少に対し、出力周波数が単調増加・減少する特性を有している。

【0017】本発明の実施の形態1に係わる放電灯点灯装置の動作を図1及び図2を用いて説明する。まず図2の波形について説明する。図2(a)は整流回路3、もしくはこれを分圧した分圧回路23の出力波形を示したものである。図2(b)、(c)はそれぞれ変調信号生成回路24を構成する第1、第2のオペアンプ24a、24bからの出力電圧波形を示したもので、前者が分圧回路23の出力電圧波形のピーク付近をクリップした波形、後者が分圧回路23の出力電圧波形のゼロ点付近をクリップし、反転させた波形になっている。また、図2(d)は第1、第2のオペアンプ24a、24bの出力電圧と直流電圧を加算して得られるオペアンプ24cの出力電圧波形を示したものである。図2(e)はオペアンプ24cの出力電圧をVCO回路25によって周波数変換し、ドライバ10を介して得られたスイッチング手段4、5の駆動周波数を示したものであり、図2(f)、(g)はそれぞれ入力電流波形、ランプ電流波形を示したものである。

【0018】次に図1を用いて本発明の実施の形態1に係わる放電灯点灯装置の動作を説明する。まず、第1のスイッチング手段4がONすると、第1のコンデンサ15が放電し、第1のコンデンサ15、第1のスイッチング手段4、1次コイル20aのループで電流が流れる。

【0019】次に第1のスイッチング手段4がOFFすると、1次コイル20aおよび第2のコンデンサ16で直列共振が生じて共振電流が流れる。そして、第2のスイッチング手段5がONして共振電流が反転すると、1次コイル20a、第2のスイッチング手段5、第2のコンデンサ16のループで電流が流れる。

【0020】その後、共振電圧が低下し、第2および第1のコンデンサ16、15の電圧が共に低下すると、整流素子22がONして脈流が供給され、整流回路3、整流素子22、第1のコンデンサ15、1次コイル20a、第2のスイッチング手段5のループで電流が流れる。

【0021】この一連の動作が終了すると、再び第1のスイッチング手段4がONし、同じ動作が繰り返される。一方、この一連の動作において、1次コイル20aに蓄えられたエネルギーを2次コイル20bに伝達して得られるエネルギーと、第1および第2のスイッチング手段4、5から直接得られるエネルギーとを取り出し、2次コイル20bと直流カットコンデンサ21とで共振させ、ランプ13を放電させる。

【0022】この時、スイッチング手段4、5を固定周波数で駆動すると、入力電流波形、ランプ電流波形はそれぞれ図3(a)、(b)に示すようになり、高調波特性は従来例と比べ、かなり改善される。しかしながら、この場合、ランプ13に所定の波高率で電流を流しつつ、一定の周波数でスイッチング手段を駆動していることで、上記の第1のスイッチング手段4がONする期間に、整流回路3、整流素子22、第1のスイッチング手段4、1次コイル20aおよび第2のコンデンサ16の経路に大きな電流が流れ、入力電流がピーク付近で尖塔波形になる傾向がある。この入力電流歪により、電源高調波の、特に第3次成分が低減されないという課題がある。また、同様の原因で、入力電流のゼロ点付近では同経路に電流が流れ過ぎ、入力電流がゼロ点付近で急峻に極性を変えることとなり、電源高調波の特に5次又は7次成分を悪化させるという課題がある。

【0023】これに対して、本発明の実施の形態1ではスイッチング手段4、5を駆動する周波数は固定せず、変調信号生成回路24からの出力に基づくようにしてある。即ち、図において分圧回路23で分圧された全波整流電圧は変調信号生成回路24に inputs し、それぞれオペアンプ24a、24bに inputs する。オペアンプ24aでは、-入力に直流を、+入力に分圧回路23で分圧された全波整流電圧を inputs し、適当なゲインを選ぶことにより、図2(b)に示すようなピーク付近の波形をクリップした出力波形を得ることができる。一方、オペアンプ24bでは、+入力に直流を、-入力に分圧回路23で分圧された全波整流電圧を inputs することにより、図2(c)に示すようなゼロ点付近の波形をクリップし、反転させた出力波形を得ることができる。また、オペアンプ24cでは、オペアンプ24aの出力と、オペアンプ24bの出力と、直流電圧を加算回路を構成しており、図2(d)に示すような出力波形を得ることができる。この波形は全波整流電圧のピーク及びゼロ点付近のタイミングにおいて電圧のピークが出現する波形であり、これをVCO回路25に inputs すると、図2(f)に

示す変調周波数が得られる。

【0024】従って、この変調周波数によってスイッチング手段4及び5を駆動すると、オペアンプ24aによって生成された変調信号により入力電流のピーク付近で駆動周波数が高くなり、トランス20を介してランプ13へ流れ込む電流を抑制することができる。これにより入力電流のピーク付近での尖塔化を抑え、電源高調波の第3次成分を大きく低減することができる。また、オペアンプ24bによって生成された変調信号により入力電流のゼロ点付近の周波数が高くなり、トランス20を介してランプ13へ流れ込む電流を抑制することができる。従って、ゼロ点付近での入力電流の急峻な変化を抑えることができ、電源高調波の高次成分を低減することができる。このようにピークにおける尖塔化とゼロ点における急峻化を抑えることができ、入力電流波形及びランプ電流はそれぞれ図2(f)、(g)のようになる。

【0025】また、電圧V1、V2およびV3並びにオペアンプ24aおよび24bのゲインを変えることにより、変調波形の振幅や期間を自由に作り出すことができ、必要に応じて、オペアンプ24a又は24bのゲインを0として、その効果をなくすこともできる。

【0026】実施の形態2

図4は本発明の実施の形態2を示したものである。図中、実施の形態1と同じ箇所は省くことにし、異なる変調信号生成回路の部分抜き出して説明する。図5は実施の形態2の波形図を示すものであり、図5(a)は整流回路3の出力波形を示すものである。変調信号生成回路26は、それぞれ基準電圧に対して入力信号の大小を弁別するコンパレータとして動作する二つのオペアンプ26a、26bと、三つのダイオードからなるOR回路26cによって構成されている。

【0027】オペアンプ26aでは、-入力に所定の電圧を、+入力に分圧回路23で分圧された全波整流電圧を入力することにより、図5(b)に示すような全波整流電圧のピーク付近のタイミングで立上がる矩形パルス列の出力波形が得られる。またオペアンプ26bでは、+入力に所定の電圧を、-入力に分圧回路23で分圧された全波整流電圧を入力することにより、図5(c)に示すような全波整流電圧のゼロ点付近のタイミングで立上がる矩形パルス列の出力波形が得られる。オペアンプ26aおよび26bの出力がそれぞれ適当な電圧になるよう出力端を適当な電圧V6およびV7でブールアップし、コンパレータの出力とする。

【0028】オペアンプ26a、26bの出力および直流電圧V7をOR回路26cの入力とし、図5(d)に示すOR回路26cの出力を変調信号生成回路26の出力とし、VCO回路25に入力する。従って、VCO回路25の出力は全波整流電圧のピーク及びゼロ点付近のタイミングにおいて周波数のピークが出現する信号となり、スイッチング手段4および5は図5(e)のような

変調周波数によって駆動されることになる。

【0029】オペアンプ26aにより生成された変調信号により、入力電流のピーク付近で周波数が高くなるため、トランス20を介してランプ13へ流れ込む電流を抑制することができ、ピーク付近での尖塔化を抑えることができる。また、オペアンプ26bにより生成された変調信号により入力電流のゼロ点付近で周波数が高くなるため、トランス20を介してランプ13へ流れ込む電流を抑制することができ、ゼロ点付近での入力電流の急峻な変化を抑えることができ、電源高調波の高次成分を低減することができる。従って、入力電流波形及びランプ電流はそれぞれ図5(f)および5(g)のようになる。

【0030】また、電圧V4、V5、V6、V7又はV8を変えることにより、変調波形の振幅や期間を自由に作り出すことができ、必要に応じて、V6又はV7を0として、その効果をなくすこともできる。

【0031】実施の形態3

図6は本発明の実施の形態3を示すものである。図中、実施の形態1と同じ箇所の説明は省略し、異なる部分について説明する。27はスイッチング手段5とアース(接地)とを結ぶ負荷電流検出抵抗、28は負荷電流検出抵抗からの信号の高周波分をカットするローパスフィルタ、29はローパスフィルタ28の出力を一入力とする反転増幅回路、30は反転増幅回路29の出力を一入力とする誤差アンプである。また、31は本実施の形態3における変調信号生成回路であり、オペアンプ31a、31bおよび31cで構成され、31a、31bはそれぞれ実施の形態1におけるオペアンプ24a、24bと同様の働きをする。

【0032】図において、誤差アンプ30の出力を変調信号生成回路31におけるオペアンプ31cの+入力とし、オペアンプ31aおよび31bの出力と加算して得られた出力をVCO回路25の入力としている。これはスイッチング手段5を流れる電流信号をローパスフィルタ28、反転増幅回路29、誤差アンプ30を介し、再びドライバ10を駆動するオペアンプ31へ戻す負荷電流帰還経路系において、全波整流電圧に基づく変調信号が帰還信号に重畳されたことを意味している。

【0033】従って、負荷電流帰還により決定される駆動周波数と、変調により決定される駆動周波数とが相互に影響し合いながら駆動されることになる。この帰還と変調とが及ぼしあう影響の強弱関係は、誤差アンプ30のゲインの大きさによって決めることができ、適当なゲインを選ぶことにより、負荷電流を一定に保ちながら電源高調波を低減する制御が可能となる。

【0034】また、変調信号生成回路の具体例として、実施の形態1で説明したものと同一ものを採用すると、その出力波形図は、整流回路3の出力波形の図7(a)

に対し、図7(b)のようになり、VCO回路25の入力は図7(c)のようになる。これにより、オペアンプ31aにより生成された変調信号により、入力電流のピーク付近で周波数が高くなるため、トランス20を介してランプ13へ流れ込む電流を抑制することができる。従って入力電流のピーク付近での尖塔化を抑えることになり、電源高調波の第3次成分を大きく低減することができる。また、オペアンプ31bにより生成された変調信号により入力電流のゼロ点付近で周波数が高くなるため、トランス20を介してランプ13へ流れ込む電流を抑制することになり、ゼロ点付近での入力電流の急峻な変化を抑えることができ、電源高調波の高次成分を低減することができる。従って、入力電流波形及びランプ電流出力波形は実施例1の図2(f)、(g)と略一致する形状となる。

【0035】また、電圧V1、V2若しくはV3又はオペアンプ31a、31b及び31cのゲインを変えることにより、変調波形の振幅や期間を自由に作り出すことができることは実施の形態1で述べた通りである。

【0036】実施の形態4

図8は本発明の実施の形態4を示すものである。図中、実施の形態3と同じ箇所は省き、異なる部分を抜き出して説明する。図8において、変調信号生成回路31の出力を誤差アンプ30の+入力、すなわち目標値として入力し、誤差アンプ30の出力をオペアンプ31cには入力させず、VCO回路25への入力としている。

【0037】従って、負荷電流帰還により決定される駆動周波数と、変調により決定される駆動周波数とが相互に影響しながら駆動されることとなる。この帰還と変調とが及ぼしあう影響の強弱関係は、誤差アンプ30のゲインの大きさによって決められ、適当なゲインを選ぶことにより、負荷電流を一定に保ちながら電源高調波を低減する制御が可能になることは実施の形態3と同様である。

【0038】また、変調信号生成回路の具体例として、実施の形態1で説明したのと同じものを採用すると、その波形図は、実施の形態3の図7と略一致する。オペアンプ31aにより生成された変調信号により、入力電流のピーク付近で周波数が高くなるため、トランス20を介してランプ13へ流れ込む電流を抑制し、入力電流のピーク付近での尖塔化を抑えられること、及びオペアンプ31bにより生成された変調信号により入力電流のゼロ点付近で周波数が高くなるため、トランス20を介してランプ13へ流れ込む電流を抑制し、ゼロ点付近での入力電流の急峻な変化を抑えることができることは、これまで説明した実施の形態と同じである。従って、入力電流波形及びランプ電流出力波形は実施の形態1の図2(f)、(g)と略一致する。

【0039】また、電圧V1、V2若しくはV3又はオペアンプ31a、31b及び31cのゲインを変えるこ

とにより、変調波形の振幅や期間を自由に作り出すことができ、必要に応じて、オペアンプ31a又は31bのゲインを0として、その効果をなくすることもできる。

【0040】実施の形態5

図9は、本発明における実施の形態5を示す図であり、図10はその波形図である。変調波形生成回路32は三つのオペアンプ32a、32b、32cから構成されている。オペアンプ32aおよび32cは実施の形態1におけるオペアンプ24a、24cと同じ働きをし、オペアンプ32bは実施の形態2におけるコンパレータ26bと同じ働きをする。これにより、変調信号生成回路32の出力は、図10(a)の整流回路3の出力に対し、図10(b)のようになり、これに従ってスイッチング手段4および5が駆動される。また、実施の形態3または4のように、負荷電流の帰還と組み合わせて使用してもよい。

【0041】実施の形態6

図11は、本発明における実施の形態6を示す図であり、図12はその波形図である。変調波形生成回路33は三つのオペアンプ33a、33b、33cから構成されている。オペアンプ33bおよび33cは実施の形態1におけるオペアンプ24b、24cと同じ働きをし、オペアンプ33aは実施の形態2におけるコンパレータ26aと同じ働きをする。これにより、変調信号生成回路33の出力は、図12(a)に示す整流回路3の出力に対して図12(b)のようになり、これに従ってスイッチング手段4および5が駆動される。また、実施の形態3または4のように、負荷電流の帰還と組み合わせて使用してもよい。

【0042】実施の形態7

実施の形態3および4において、変調波形を実施の形態2、5または6で採用したような波形としてもよい。

【0043】

【発明の効果】請求項1記載の発明では、スイッチング手段の駆動周波数を商用電源からの交流電圧に同期して変化できるようにしたので、電源高調波の各次について、低減することができる。

【0044】請求項2記載の発明は、スイッチング手段の駆動周波数を、入力電流がピーク、ゼロ点付近の期間で高くするようにしたので、入力電流ピーク付近の尖塔波形を抑え、第3次高調波成分を低減でき、またゼロ点付近の急峻な極性変化を抑え、高次高調波成分を低減できる。

【0045】請求項3記載の発明では、駆動周波数変化の信号を、整流回路の出力に簡単な演算処理を施すことによって生成するようにしたので、簡単な回路で電源高調波を低減できる。

【0046】請求項4、5記載の発明では、負荷電流帰還回路と変調信号生成回路の信号を組み合わせることにより負荷電流一定に保ちながら、電源高調波を抑え、入

力電流波形全体のバランスを保つことができる。

【0047】請求項6、7記載の発明では、駆動周波数変化の信号を、整流回路の出力に簡単な演算処理を施すことによって生成するようにしたので、簡単な回路で電源高調波を抑え、入力電流波形全体のバランスを保つことができる。

【図面の簡単な説明】

【図1】本発明の実施の形態1に係わる放電灯点灯装置の回路図である。

【図2】同放電灯点灯装置の各部位における電圧、電流及び周波数信号を示す波形図である。

【図3】同放電灯点灯装置においてスイッチング手段を固定周波数で駆動した時の入力電流、ランプ電流を示す波形図である。

【図4】本発明の実施の形態2に係わる放電灯点灯装置の変調信号生成回路の回路図である。

【図5】同放電灯点灯装置の各部位における電圧、電流及び周波数信号を示す波形図である。

【図6】本発明の実施の形態3に係わる放電灯点灯装置の回路図である。

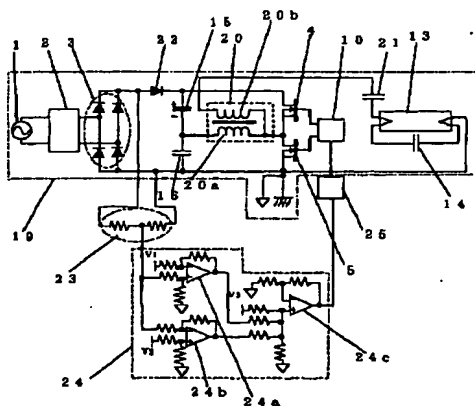
【図7】同放電灯点灯装置の各部位における電圧信号を示す波形図である。

【図8】本発明の実施の形態4に係わる放電灯点灯装置の負荷電流帰還経路と変調信号生成回路を示す回路図である。

【図9】本発明の実施の形態5に係わる放電灯点灯装置の変調信号生成回路の回路図である。

【図10】同放電灯点灯装置の各部位における電圧信号*

【図1】



- | | |
|----------------|-------------|
| 19 高圧部 | 23 分圧回路 |
| 20 トランス | 24 変調信号生成回路 |
| 20a 1次コイル | 24a オペアンプ |
| 20b 2次コイル | 24b オペアンプ |
| 21 直流カット用コンデンサ | 24c オペアンプ |
| 22 整流素子 | 25 VCO回路 |

*を示す波形図である。

【図11】本発明の実施の形態6に係わる放電灯点灯装置の変調信号生成回路の回路図である。

【図12】同放電灯点灯装置の各部位における電圧信号を示す波形図である。

【図13】従来例の放電灯点灯装置の回路図である。

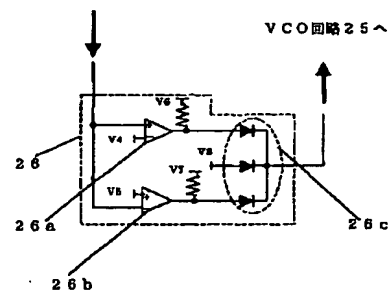
【図14】同放電灯点灯装置従来例における入力電流、ランプ電流を示す波形図である。

【符号の説明】

- | | | |
|---------------------|-------------------------|----------------------|
| 1 商用電源、 | 2 ノイズフィルタ、 | 3 整流回路、 |
| 4 第1のスイッチング装置、 | 5 第2のスイッチング装置、 | 6, 7 トランジスタ、 |
| 8, 9 ダイオード、 | 10 ドライバー、 | 11 負荷回路、 |
| 12 コイル、 | 13 ランプ（放電灯）、 | 14, 15, 16 コンデンサ、 |
| 17 ダイオード、 | 18 コンデンサ、 | 19 高圧部、 |
| 20 トランス、 | 20a 1次コイル、 | 20b 2次コイル、 |
| 21 直流カット用コンデンサ、 | 22 整流素子、 | 23 分圧回路、 |
| 24 変調信号生成回路、 | 24a, 24b, 24c オペアンプ、 | 25 VCO回路、 |
| 26 変調信号生成回路、 | 26a, 26b オペアンプ（コンパレータ）、 | 26c OR回路、 |
| 27 負荷電流検出抵抗、 | 28 ローパスフィルタ、 | 29 反転増幅回路、 |
| 30 誤差アンプ、 | 31 変調信号生成回路、 | 31a, 31b, 31c オペアンプ、 |
| 32 変調信号生成回路、 | 32a, 32b, 32c オペアンプ、 | 33 変調信号生成回路、 |
| 33a, 33b, 33c オペアンプ | | |

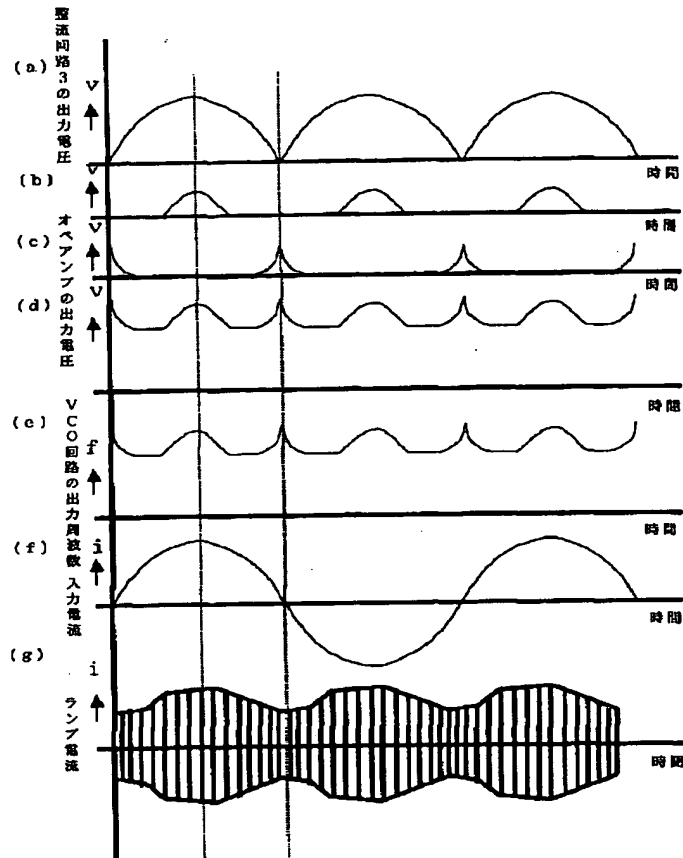
【図4】

分圧回路23より

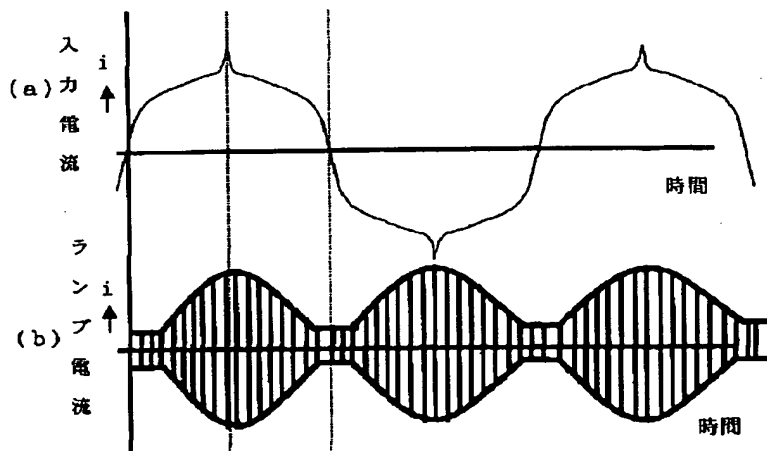


- | |
|-------------------|
| 28 変調信号生成回路 |
| 26a オペアンプ（コンパレータ） |
| 26b オペアンプ（コンパレータ） |
| 26c OR回路 |

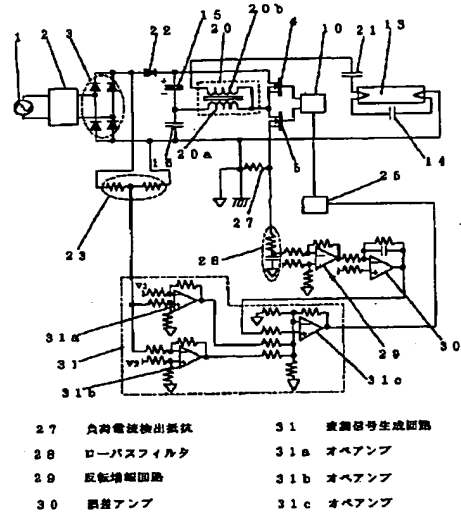
【図2】



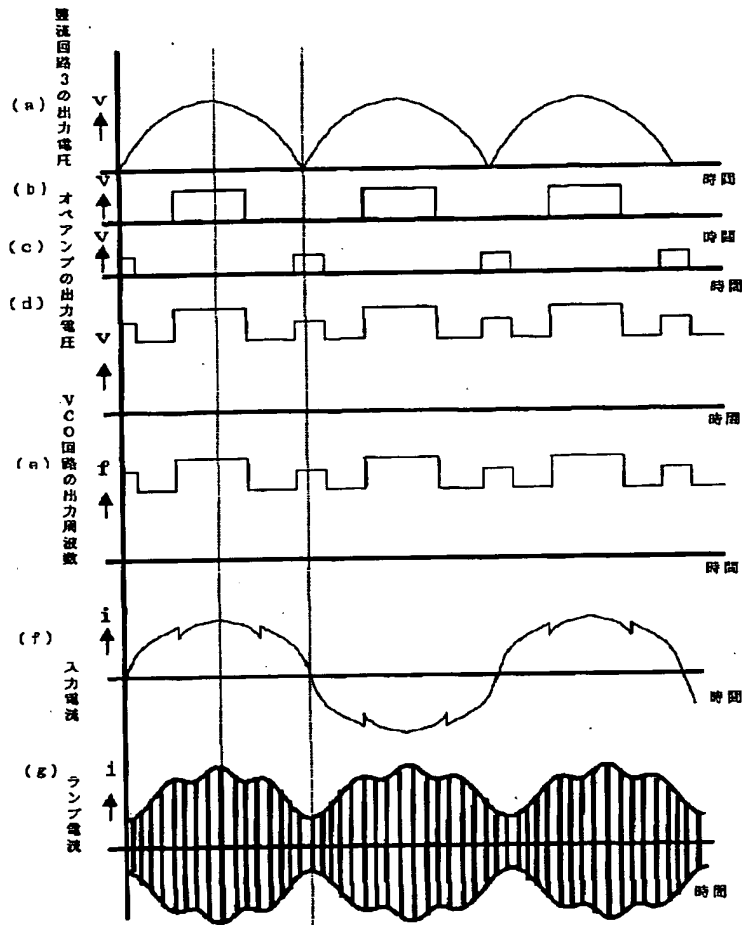
【図3】



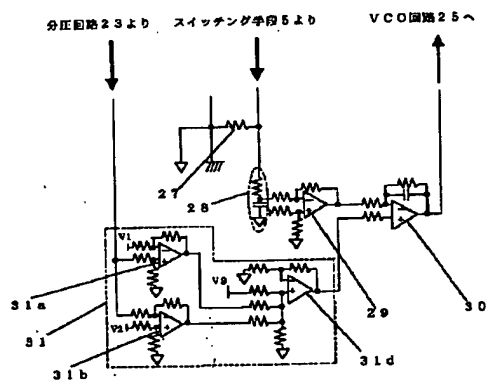
【図6】



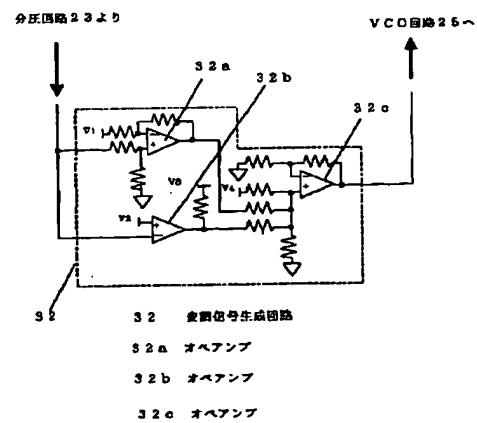
【図5】



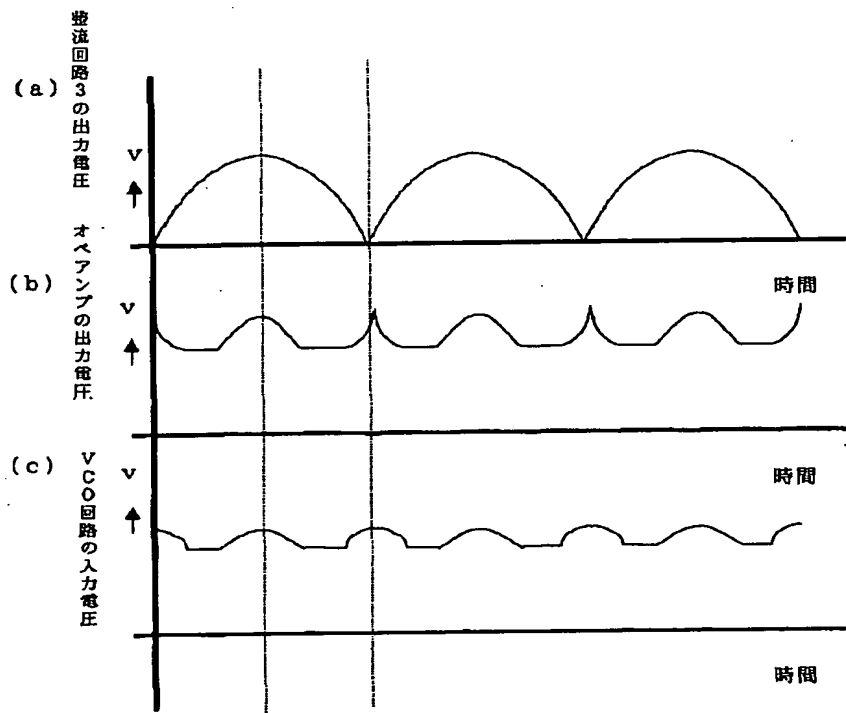
【図8】



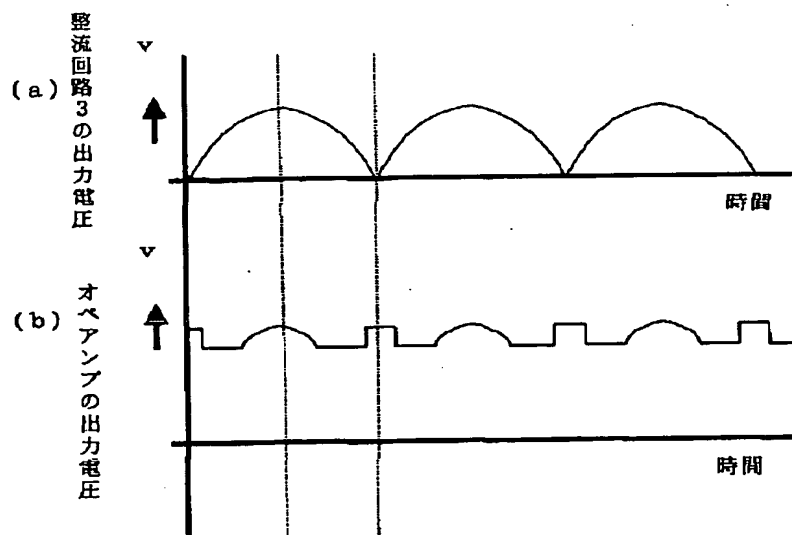
【図9】



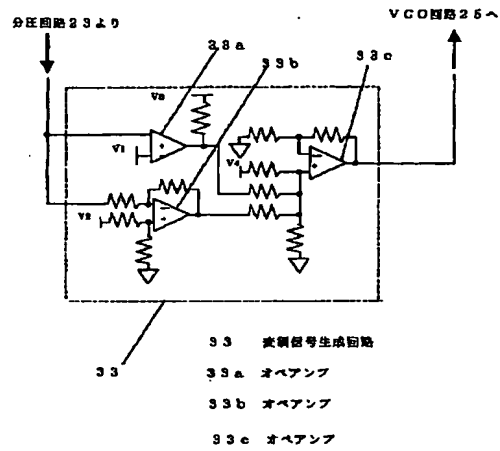
【図7】



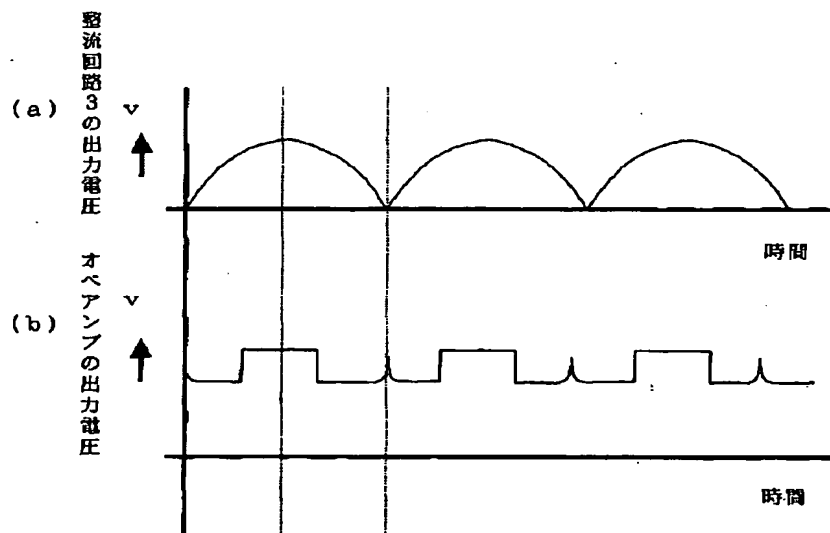
【図10】



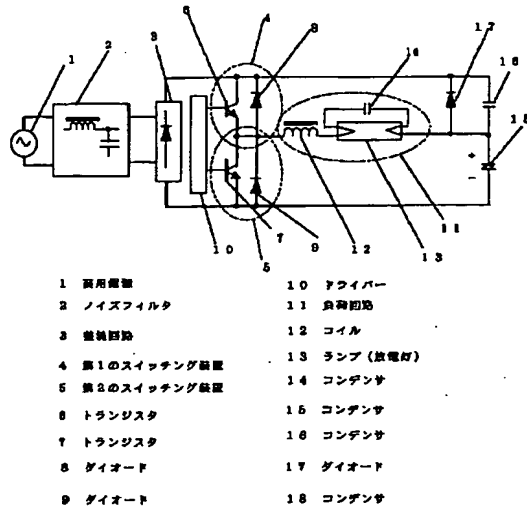
【図11】



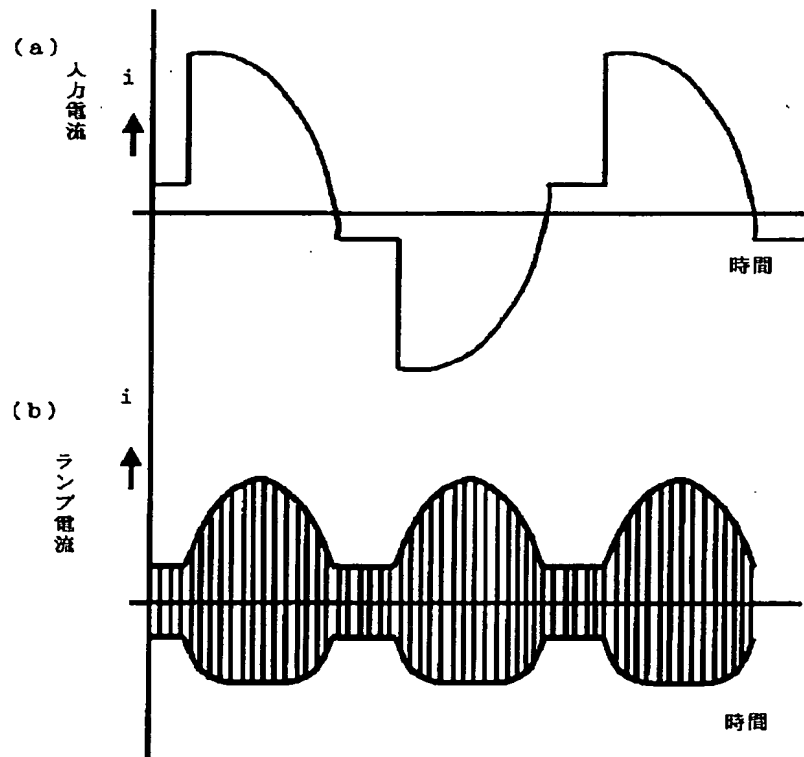
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 西 健一郎
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 江口 健太郎
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
Fターム(参考) 3K072 AA02 BA03 BB01 BC01 BC03
BC07 CA14 DB03 DD04 EB06
GA02 GB12 GC04 HB03